

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-226915

(43)Date of publication of application : 22.08.1995

(51)Int.Cl. H04N 5/92

(21)Application number : 06-040450 (71)Applicant : SONY CORP

(22)Date of filing : 15.02.1994 (72)Inventor : SHIMA HISATO

(54) DIGITAL SIGNAL RECORDER

(57)Abstract:

PURPOSE: To set different copyright information to a recorded signal and to an outputted signal when digital information is recorded and outputted simultaneously by providing 1st copyright information to recorded digital information and providing 2nd copyright information to outputted digital information.

CONSTITUTION: Copyright information inserted to an analog video signal to be received for a vertical blanking period is read by a vertical blanking signal decoder 9 and a microprocessor 10 generates an SCMS code having new copyright bits and original bits and an original SCMS code and provides an output of them to AUX data generators 11, 12 respectively. The AUX data generator 11 gives the new SCMS code to VAUX and AAUX data added to recorded video data and audio data and the AUX data generator 12 gives the original SCMS code to VAUX and AAUX data added to recorded video data and audio data outputted to a digital I/F cable and provide respectively them to a multiplexer 6.

LEGAL STATUS [Date of request for examination] 17.08.2000
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3321972
[Date of registration] 28.06.2002
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] the analog signal or digital signal which adds and outputs the 1st copyright information to the digital signal to record -- this -- the digital signal recording device characterized by adding the 2nd different copyright information from the 1st copyright information.

[Claim 2] The digital signal recording device according to claim 1 characterized by to have a means generate the 1st copyright information based on the copyright information which is constituted so that this analog signal may be changed and outputted to a digital signal while changing and recording an input analog signal on a digital signal, and is added to this input analog signal, and a means generate the 2nd copyright information based on the copyright information added to this input analog signal.

[Claim 3] The digital signal recording device according to claim 1 characterized by to put the 1st copyright information into the accompanying data of the digital signal outputted while putting the 1st copyright information into the accompanying data of the digital signal which it is constituted so that this analog signal may be changed and outputted to a digital signal while changing and recording an input analog signal on a digital signal, and is recorded, and to put the 2nd copyright information into the header of the digital signal outputted further.

[Claim 4] The digital signal recording device according to claim 1 characterized by having a means to generate the 1st copyright information based on the copyright information which is constituted so that this digital signal may be changed and outputted to an analog signal while recording an input digital signal, and is added to this digital signal, and a means to generate the 2nd copyright information based on the copyright information added to this digital signal.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to processing of the dubbing information in the equipment which carries out record playback of the digital signals, such as a digital video signal formed into high efficiency agreement, for example.

[0002]

[Description of the Prior Art] The digital video tape recorder which carries out high efficiency coding of the video signal, compresses amount of information and carries out record playback with the encoded sound signal is considered. Drawing 8 is the block diagram showing the configuration of the record circuit of such a digital video tape recorder. In this drawing, the inputted analog component video signal is changed into a digital component video signal by A/D converter 1, among those only an effective scan period is supplied to the blocking shuffling circuit 2. And in the blocking shuffling circuit 3, blocking processing which considers horizontal direction 8 sample and the perpendicular direction of eight lines as one block (henceforth "a DCT block") is performed, and shuffling for gathering the compression efficiency of image data, using a total of every six one-piece blocks [DCT] as a unit for four DCT blocks of a luminance signal and the DCT block of a color-difference signal further is performed.

[0003] DCT (discrete cosine transform) processing is performed to the output of the blocking shuffling circuit 2 by the DCT circuit 3, the output is quantized by the predetermined quantization step by the encoder 4, and variable length coding of it is further carried out by two-dimensional Huffman coding etc. A quantization step is controlled so that the amount of data becomes fixed for at every time of this, for example, 30DCT block. In addition, this 30DCT block is called "buffering unit" below.

[0004] The output of an encoder 4 is supplied to the framing circuit 5, and after being constituted by the frame which becomes one line of the product-code configuration of ECC (Error Correction Code) of record playback here, it is outputted to a multiplexer 6.

[0005] Moreover, an input audio signal is changed into a digital audio signal by A/D converter 7, and receives distributed processing of data by the interleave circuit 8.

This interleave processing is performed in order to lessen effect on tone quality, even if a burst error occurs at the time of record playback.

[0006] Furthermore, the AUX data generator 11 generates video accompanying data (henceforth "VAUX data"), and audio accompanying data (henceforth "AAUX data") by control of a microprocessor 10, and supplies them to a multiplexer 6. In addition, as VAUX data, there are a format of a video signal, image transcription time of video signals (NTSC system, PAL system, etc.), and copyright information on a video signal, for example, and there are formats (two channels, four etc. channels, etc.) of a sound signal, record time of a sound signal, and copyright information on a sound signal as AAUX data here, for example.

[0007] And the sub-code generator 13 generates a sub-code by control of a microprocessor 10, and supplies it to a multiplexer 6. In addition, a sub-code is mainly data for a high-speed search.

[0008] The output of a multiplexer 6 is supplied to the DESHAFU ring circuit 14, and a video frame is written in a frame memory, and when reading, it is rearranged here so that the DCT block with which it approached on the screen may be recorded on the location where it approached on the magnetic tape. Parity is added by the parity generator 15, record modulation processing in which it was suitable for magnetic-recording playback with the channel encoder 16 is performed, and the video frame, audio frame, and sub-code which were outputted from the DESHAFU ring circuit 14 are changed into still more nearly serial record data, and are recorded on the magnetic tape which is not illustrated.

[0009] Drawing 9 shows one example of the record pattern of a magnetic tape. Thus, an audio, video, and a sub-code are recorded on the field to which each trucks differ. And in the case of 525/60 system, the video signal of one frame is divided and recorded on ten trucks.

[0010] Drawing 10 shows the configuration of an audio frame. As shown in (1) of this drawing, in front of 72 bytes of audio data, an audio frame adds 5 bytes of AAUX data, forms 77 bytes of block data, accumulates nine of these perpendicularly, and adds 8 bytes of horizontal parity C1, and the lateral parity C2 equivalent to 5 blocks. Thus, it is read from the parity generator 15 in a block unit, and 3 bytes of ID and 2 bytes of SYNC are added, and the data with which parity was added are formed in the format whose die length of 1 sink block as shown in (2) of this drawing is 90 bytes, and are recorded on a magnetic tape. In addition, the circuit for adding ID and SYNC in drawing 8 omitted illustration.

[0011] Next, drawing 11 shows the configuration of a video frame. As shown in (1) -

(3) of this drawing, a video frame forms block data with the quantization data (Q) of 76 bytes of video data [+1 byte of], or 77 bytes of VAUX data. And VAUX data are made into 1 block of the 2 blocks and the lower limit of upper limit, and 135-block video-data + quantization data are arranged in the meantime. Furthermore, the lateral parity C2 which is equivalent to 8 bytes of horizontal parity C1 and 11 blocks to these data is added.

[0012] And the signal with which parity was added in this way is read from the parity generator 15 in each block unit, 3 bytes of ID signal is added and 2 bytes of SYNC signal is further added to the head side of each block. The signal of 1 sink block as the signal of 1 sink block of 90 bytes of amount of data as shown in (2) of drawing 11 about the block of a video data formed by this and shown in (3) of this drawing about the block of VAUX data is formed. The signal for this 1 sink block of every is recorded on a tape one by one.

[0013] Next, drawing 12 shows the configuration of the sub-code of 1 sink block. The sub-code of 1 sink block has the data length of 12 bytes. And the data division which record 5 bytes of data are prepared, and 3 bytes of ID and 2 bytes of SYNC are added before that. Moreover, as parity which protects 5 bytes of this data, only 2 bytes of horizontal parity C1 is used, and a lateral parity is not used. And the sub-code of 12 sink block is recorded per one truck.

[0014] Drawing 13 is the block diagram of the circuit which reproduces the data recorded in this way. For the data reproduced from the magnetic tape in this drawing, error correction processing is ***** by the error correction circuit 27 after the recovery of serial/parallel conversion and a record modulation was performed by the channel decoder 25 and time-axis amendment was performed by TBC26. An error flag is added, when and an error is not able to be corrected here.

[0015] The output of the error correction circuit 27 is supplied to the shuffling circuit 28, is written in a frame memory here, when reading, it is rearranged into the condition before the DESHAFU ring processing by the side of record, and it is reconfigured by the buffering unit. At this time, retouching (concealed) of the data of the sink block with which the error flag was added is carried out by replacing by the data of the frame before remaining in the frame memory, without writing in a frame memory.

[0016] In a demultiplexer 29, the output of the shuffling circuit 28 is divided into video, an audio, a sub-code, and AUX data, and is sent to the deframing circuit 30, the day interleave circuit 35, the sub-code decoder 37, and the AUX data decoder 24, respectively.

[0017] It is decomposed into the word unit of a variable-length sign here, a decryption

and reverse quantization of a variable-length sign are performed to the video data sent to the deframing circuit 30 by the decoder 31, and a reverse discrete cosine transform is carried out by the reverse DCT circuit 32, and it is supplied to the deblocking DESHAFU ring circuit 33. And it is rearranged here using a frame memory, and it becomes a digital component video signal, is sent to D/A converter 34, and is changed and outputted to an analog component video signal here.

[0018] Moreover, the audio data sent to the day interleave circuit 35 receive reverse processing of the interleave processing by the side of record here, are changed into an analog audio signal by D/A converter 36, and are outputted.

[0019] And both the output of the sub-code decoder 37 and the output of the AAUX data decoder 24 are sent to a microprocessor 10, and are used for the motion control of equipment etc.

[0020] In VTR which performs record playback as mentioned above, when establishing the digital interface (henceforth "digital I/F") aiming at digital dubbing, it considers constituting like drawing 14 and drawing 15.

[0021] That is, it considers as the packet of magnitude which was suitable for digital I/F here, and the parity for communication link error detection is added by the parity generator 18, and channel coding is carried out to the gestalt which was further suitable for digital I/F cables, such as a twisted pair, with the driver 19, and it is changed [the data of the buffering unit unit rearranged by the playback side in the shuffling circuit 28 as shown in drawing 14 are supplied to the packet-ized circuit 17, and] into serial data, and is sent out to a digital I/F cable.

[0022] Thus, it becomes possible to transmit by transmitting the output of the shuffling circuit 28, after retouching the error of the correction impossible which occurred at the time of playback in the shuffling circuit 28.

[0023] Moreover, in a record side, as shown in drawing 15, while changing into parallel data the data received through the digital I/F cable with a receiver 21, channel decoding is carried out, the error detection circuit 22 performs error detection of a packet unit, an error flag is added, and it sends to the packet disassembly circuit 23. The packet disassembly circuit 23 returns the inputted packet to the data of a sink block unit, and sends it to a multiplexer 6 and a demultiplexer 29.

[0024] The data inputted into the multiplexer 6 are rearranged into the order recorded on a magnetic tape by the DESHAFU ring circuit 14, and are recorded on a magnetic tape like the time of the usual record. Digital dubbing can be performed with constituting as mentioned above.

[0025]

[Problem(s) to be Solved by the Invention] It considers recording the SCMS code so that a copyright person can forbid a copy to a digital software tape and an analog software tape or the count of a copy can be restricted to them. Thereby, dubbing as shown in drawing 16 (a) – (c) can be performed. That is, as shown in (a), a copy is made from an original tape with copyright, and as shown in (b), from the copied tape, it cannot copy further (drawing 16 (b)). Moreover, as shown in (c), it is recordable on coincidence from an original tape with two sets of record machines. In addition, the record machine indicated in the center of (c) of this drawing has the function outputted to other record machines through digital I/F, without letting a record reversion system pass while recording the digital signal inputted through digital I/F from the playback machine.

[0026] In the digital video tape recorder which realizes this function and which was sake [the digital video tape recorder] for example, described above AAUX which is one sort of AAUX data as shown in (1) of drawing 17 to an audio signal SOURCE The SCMS code is put into 2 bits of high orders of PC1 of CONTROL data. VAUX which is one sort of VAUX data as shown in (2) of drawing 17 to a video signal SOURCE The SCMS code is put into 2 bits of high orders of PC1 of CONTROL data.

[0027] And when dubbing by playing the digital software tape put into the SCMS code by AUX data, VTR by the side of the playback shown in drawing 15 packetizes the digital signal reproduced from the digital software tape, and transmits it to VTR by the side of record through a digital I/F cable. VTR by the side of the record shown in drawing 15 reads the AUX data separated by the demultiplexer 29 by the AUX data decoder 24, a microprocessor 10 looks at a copyright bit (high order bit) and an original bit (lower bit), after judging whether it can copy or not, the SCMS code with a new copyright bit and a new original bit is generated, and the AUX data generator 11 generates the AUX data into which this SCMS code was put. In a multiplexer 6, this AUX data is compounded by the video data and audio data which are outputted from the packet disassembly circuit 23, and is recorded on a magnetic tape.

[0028] Moreover, in analog dubbing, putting in copyright information at the perpendicular blanking period of a video signal is examined. In this case, as shown in drawing 18, insertion ***** copyright information is read to the perpendicular blanking period of a video signal by the perpendicular blanking signal decoder 9, a microprocessor 10 looks at a copyright bit and an original bit, after judging whether it can copy or not, the SCMS code with a new copyright bit and a new original bit is generated, and the AUX data generator 11 generates the AUX data into which this SCMS code was put. And in a multiplexer 6, it is compounded by the audio data

outputted from the video data outputted from the framing circuit 5, and the interleave circuit 8, and is recorded on a magnetic tape.

[0029] Here, in analog dubbing, considering the case where a digitized output is carried out to record and coincidence, when an analog input is original, an original flag will be lowered and recorded on a tape. However, with a configuration like drawing 18, since the digital signal which does not stand as for an original flag is outputted, it cannot dub by the approach shown in (c) of drawing 16. Although the digital tape of a copy with copyright can be created if an original analog software tape with copyright is played and the record machine of the center of this drawing performs a digitized output with digital recording, it becomes impossible that is, to record the output of this record machine with other record machines in drawing 16 (c).

[0030] When it is made in order to solve such a trouble, and outputting to record and coincidence, this invention is constituted so that copyright information which is different to the signal to record and the signal to output may be carried.

[0031]

[Means for Solving the Problem] the analog signal or digital signal which this invention adds the 1st copyright information at the digital signal recorded in the equipment which records digital signals, such as a video signal by which high efficiency coding was carried out, and is outputted in order to solve said technical problem --- this -- it is characterized by adding the 2nd different copyright information from the 1st copyright information.

[0032] For example, a means generate the 2nd copyright information which adds to a means generate the 1st copyright information which adds to the digital signal which it records based on the copyright information added to this input analog signal in changing and outputting an input analog signal to a digital signal, while changing and recording an input analog signal on a digital signal, and the digital signal which output based on the copyright information added to this input analog signal establishes.

[0033] Moreover, while changing and recording an input analog signal on a digital signal, when changing and outputting this analog signal to a digital signal, you may constitute so that the 1st copyright information may be put into the accompanying data of the digital signal outputted while putting the 1st copyright information into the accompanying data of the digital signal to record and the 2nd copyright information may be put into the header of the digital signal outputted further.

[0034] And while recording an input digital signal, in changing and outputting this digital signal to an analog signal, it establishes a means to generate the 1st copyright information based on the copyright information added to this digital signal, and a

means to generate the 2nd copyright information based on the copyright information added to this digital signal.

[0035]

[Function] While digital recording equipment dubs with this digital recording equipment when performing analog input-digital recording and an analog input-digitized output to coincidence, and when it performs digital input-digital recording and digital input-analog output to coincidence since copyright information which is different in the digital signal to record, the analog to output, or a digital signal is added according to this invention, the signal which this recording apparatus outputted can be dubbed to coincidence with other recording apparatus.

[0036]

[Example] The example from a book is explained to a detail below, referring to a drawing.

(The 1st example) Drawing 1 is the block diagram showing the near circuitry which carries out a digitized output to analog input-digital recording and coincidence, and drawing 2 is the block diagram showing the circuitry of the side which carries out digital input-digital recording.

[0037] The point of having formed the AUX data generator in each of the for the object for record and for digitized outputs in the description of this example is the description. That is, the AUX data generator 11 generates the VAUX data and AAUX data which are added to the video data and audio data to record, and the AUX data generator 12 generates the VAUX data and AAUX data which are added to the video data and audio data which are outputted to a digital I/F cable.

[0038] Next, although the actuation at the time of analog input record is explained referring to these drawings, since a configuration and actuation of the circuit block to which the same name and same number as the conventional technique are given are the conventional technique and identitas, the explanation of those other than a part required for explanation of this example is omitted.

[0039] The copyright information inserted in the perpendicular blanking period of the inputted analog video signal is read by the perpendicular blanking signal decoder 9, and is sent to a microprocessor 10. A microprocessor 10 looks at a copyright bit and an original bit, after it judges whether it can copy or not, it generates the SCMS code with a new copyright bit and a new original bit, is outputted to the AUX data generator 11, generates the original SCMS code, and outputs it to the AUX data generator 12.

[0040] The AUX data generator 11 puts the new SCMS code into the VAUX data and AAUX data which are added to the BITEO data and audio data to record, and outputs

it to a multiplexer 6. Moreover, the AUX data generator 12 puts the original SCMS code into the VAUX data and AAUX data which are added to the BITEO data and audio data which are outputted to a digital I/F cable, and outputs it to a multiplexer 6. [0041] A multiplexer 6 generates the video data and audio data which added the AUX data which the AUX data generator 11 generated, and the video data and audio data which added the AUX data which the AUX data generator 12 generated, outputs the former to the DESHAFU ring circuit 14, and outputs the latter to the packet-ized circuit 17.

[0042] The circuit by the side of the record shown in drawing 2 reads the AUX data sent from a demultiplexer 29 by the AUX data decoder 24, a microprocessor 10 looks at a copyright bit and an original bit, after judging whether it can copy or not, the SCMS code with a new copyright bit and a new original bit is generated, and the AUX data generator 11 generates the AUX data into which this SCMS code was put. In a multiplexer 6, this AUX data is compounded by the video data and audio data which are outputted from the packet disassembly circuit 23, and is recorded on a magnetic tape. Therefore, according to this example, dubbing shown in (c) of drawing 16 is attained.

[0043] (The 2nd example) Drawing 3 – drawing 6 are the examples which prepare a header packet and put in copyright information here, when transmitting a video data etc. through a digital I/F cable.

[0044] Drawing 3 is the circuit of the side which carries out a digitized output to analog input-digital recording and coincidence here, drawing 4 is data for one truck transmitted through digital I/F, drawing 5 is a format of a header, and drawing 6 is the circuit of the side which performs digital input-digital recording.

[0045] Although explained referring to these drawings below, since a configuration and actuation of the circuit block to which the same name and same number as drawing 1 are given are the same as that of drawing 1, the explanation of those other than a part required for explanation of this example is omitted.

[0046] the inside of the block data for one truck which shows a multiplexer 6 to drawing 4 in drawing 3, and header H0 the block data to remove is shown in drawing 4 -- as -- SC0, SC1, VA0, VA1, A0, V0, V1, V2, and ... V134 It sends to the packet-ized circuit 17 in order. in addition, here -- SC0 and SC1 **** -- the sub-code data for 6 sink block are contained, respectively, and the data for 1 sink block are contained in other blocks.

[0047] The packet-ized circuit 17 is a header H0 to the head of the block data for one truck. It adds. Header H0 As shown in drawing 5, the SCMS code of audio data is

contained in the 5th byte, and the SCMS code of a video data is contained in the 6th byte. Since this header does not exist on a tape, it generates, when a microprocessor 10 directs in the packet-ized circuit 17. And this SCMS code is the SCMS code of the origin inserted in the perpendicular blanking period of an input video signal instead of the new SCMS code under output of the AUX data generator 11.

[0048] This header H0 And block data SC0 -V134 The parity for a communication link is added by the parity generator 18, a driver 19 receives channel coding processing, and it is sent out to a digital I/F cable.

[0049] With VTR which performs digital input-digital recording shown in drawing 6 , the SCMS code in a header H0 is read in the packet disassembly circuit 23, and it sends to a microprocessor 10. A microprocessor 10 directs to generate the new SCMS code for record based on this SCMS code in the AUX data generator 11. That is, in a receiving side, the SCMS code in the received AUX data is not used, but uses the SCMS code in a header H0.

[0050] (The 3rd example) Drawing 7 is the block diagram showing the near circuitry which carries out analog output to digital input-digital recording and coincidence.

[0051] The point which inserts the SCMS code from which the SCMS code put into the VAUX data and AAUX data which are added to the video data and audio data which record the description of this example differs in the perpendicular blanking period of the video signal which carries out analog output is the description. It explains referring to this drawing 7 below.

[0052] AUX data are separated in a demultiplexer 29 and the signal inputted through the digital I/F cable is sent to the AUX data decoder 24. AUX data are read, a microprocessor 10 looks at a copyright bit and an original bit, and the AUX data decoder 24 generates the SCMS code with a new copyright bit and a new original bit, after judging whether it can copy or not. And the AUX data generator 11 generates the AUX data into which this SCMS code was put. In a multiplexer 6, this AUX data is compounded by the video data and audio data which are outputted from the packet disassembly circuit 23, and is recorded on a magnetic tape.

[0053] Furthermore, a microprocessor 10 directs to generate the SCMS code included in the original AUX data to the perpendicular blanking signal generator 38. The perpendicular blanking signal generator 38 generates the SCMS code according to these directions, and adds it to the perpendicular blanking period of the video signal outputted from D/A converter 34.

[0054] Thus, as for an addition ***** video signal, the SCMS code is inputted into VTR by the side of record at a perpendicular blanking period. The circuitry of VTR by

the side of record is the same as drawing 1 .

[0055] In addition, although said each example explained the example which used the SCMS code as copyright information, other copyright information may be used. Moreover, since it is not existence but the generation information on copyright (original or a copy, the 1st generation, second generation, or third generation) which must be rewritten at the time of dubbing, this invention is applicable also to the system which records only generation information and is transmitted.

[0056]

[Effect of the Invention] As explained to the detail above, when performing analog input-digital recording and an analog input-digitized output to coincidence, and when performing digital input-digital recording and digital input-analog output to coincidence, according to this invention, the signal which this recording apparatus outputted can be dubbed to coincidence with other recording apparatus, dubbing with this digital recording equipment.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the side which performs a digitized output to analog input-digital recording and coincidence in the 1st example of this invention.

[Drawing 2] It is the block diagram showing the configuration of the side which performs digital input-digital recording in the 1st example of this invention.

[Drawing 3] It is the block diagram showing the configuration of the side which performs a digitized output to analog input-digital recording and coincidence in the 2nd example of this invention.

[Drawing 4] It is drawing showing the transmission sequence of the block data in the 2nd example of this invention.

[Drawing 5] It is drawing showing the configuration of the header packet in the 2nd example of this invention.

[Drawing 6] It is the block diagram showing the configuration of the side which performs digital input-digital recording in the 2nd example of this invention.

[Drawing 7] It is the block diagram showing the configuration of the side which performs analog output to digital input-digital recording and coincidence in the 3rd example of this invention.

[Drawing 8] It is the block diagram showing the configuration of the record circuit of the conventional digital video tape recorder.

[Drawing 9] It is drawing showing one example of the record pattern of the conventional digital video tape recorder.

[Drawing 10] It is drawing showing the configuration of the audio frame in the conventional digital video tape recorder.

[Drawing 11] It is drawing showing the configuration of the video frame in the conventional digital video tape recorder.

[Drawing 12] The configuration of the sub-code of 1 sink block in the conventional VTR is shown.

[Drawing 13] It is the block diagram showing the configuration of the regenerative circuit of the conventional digital video tape recorder.

[Drawing 14] It is the block diagram showing the configuration of the circuit by the side of the playback which prepared digital I/F aiming at digital dubbing.

[Drawing 15] It is the block diagram showing the configuration of the circuit by the side of the record which prepared digital I/F aiming at digital dubbing.

[Drawing 16] It is drawing which the various dubbing approaches show.

[Drawing 17] It is drawing showing the AAUX data and VAUX data into which the SCMS code was put.

[Drawing 18] It is the block diagram showing the circuit by the side of the playback in the case of performing a digitized output to analog input-digital recording and coincidence.

[Description of Notations]

9 [-- A packet-ized circuit, 24 / -- AUX data decoder] -- A perpendicular blanking

signal decoder, 10 -- 11 A microprocessor, 12 -- An AUX data generator, 17

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-226915

(43)公開日 平成7年(1995)8月22日

(51)Int.Cl.⁶

H 04 N 5/92

識別記号 庁内整理番号

F I

技術表示箇所

H 04 N 5/ 92

H

審査請求 未請求 請求項の数4 FD (全14頁)

(21)出願番号

特願平6-40450

(22)出願日

平成6年(1994)2月15日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 鳴 久登

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

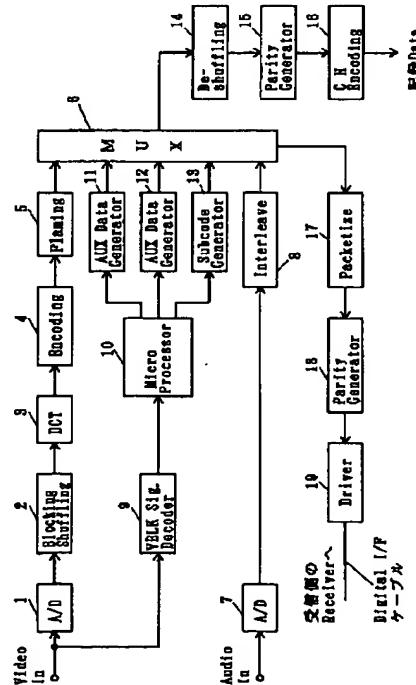
(74)代理人 弁理士 杉山 猛 (外1名)

(54)【発明の名称】 ディジタル信号記録装置

(57)【要約】

【目的】 入力信号を記録と同時に出力する場合に、記録する信号と出力する信号に異なる著作権情報を載せる。

【構成】 入力アナログビデオ信号の垂直ブランкиング期間に挿入されている著作権情報は垂直ブランкиング信号デコーダ9により読み出され、マイクロプロセッサ10へ送られる。マイクロプロセッサ10は、記録する信号に付加する付随データを生成するAUXデータ発生器11とディジタルI/Fへ出力する信号に付加する付随データを生成するAUXデータ発生器12に対して、それぞれのSCMSコードを供給する。これらのSCMSコードはマルチプレクサ6において、記録する信号又はディジタルI/Fケーブルへ出力信号に付加される。



【特許請求の範囲】

【請求項1】 記録するデジタル信号に第1の著作権情報を付加し、出力するアナログ信号又はデジタル信号に該第1の著作権情報と異なる第2の著作権情報を付加することを特徴とするデジタル信号記録装置。

【請求項2】 入力アナログ信号をデジタル信号に変換して記録すると共に該アナログ信号をデジタル信号に変換して出力するように構成されており、かつ、該入力アナログ信号に付加されている著作権情報を基に第1の著作権情報を生成する手段と、該入力アナログ信号に付加されている著作権情報を基に第2の著作権情報を生成する手段とを備えることを特徴とする請求項1記載のデジタル信号記録装置。

【請求項3】 入力アナログ信号をデジタル信号に変換して記録すると共に該アナログ信号をデジタル信号に変換して出力するように構成されており、かつ記録するデジタル信号の付随データに第1の著作権情報を入れると共に出力するデジタル信号の付随データに第1の著作権情報を入れ、さらに出力するデジタル信号のヘッダーに第2の著作権情報を入れることを特徴とする請求項1記載のデジタル信号記録装置。

【請求項4】 入力デジタル信号を記録すると共に該デジタル信号をアナログ信号に変換して出力するように構成されており、かつ、該デジタル信号に付加されている著作権情報を基に第1の著作権情報を生成する手段と、該デジタル信号に付加されている著作権情報を基に第2の著作権情報を生成する手段とを備えることを特徴とする請求項1記載のデジタル信号記録装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば高能率符合化したデジタルビデオ信号等のデジタル信号を記録再生する装置におけるダビング情報の処理に関するものである。

【0002】

【従来の技術】 ビデオ信号を高能率符号化して情報量を圧縮し、符号化した音声信号と共に記録再生するデジタルVTRが考えられている。図8はこのようなデジタルVTRの記録回路の構成を示すブロック図である。この図において、入力されたアナログコンポーネントビデオ信号はA/D変換器1によりデジタルコンポーネントビデオ信号に変換され、そのうち有効走査期間のみがブロッキング・シャフリング回路2へ供給される。そして、ブロッキング・シャフリング回路3において、水平方向8サンプル、垂直方向8ラインを1つのブロック（以下「DCTブロック」という）とするブロッキング処理を施され、さらに輝度信号のDCTブロック4個と色差信号のDCTブロックを1個ずつ、計6個のDCTブロックを単位として画像データの圧縮効率を上げるためにシャフリングが行われる。

【0003】 ブロッキング・シャフリング回路2の出力は、DCT回路3によりDCT（離散コサイン変換）処理を施され、その出力がエンコーダ4により所定の量子化ステップで量子化され、さらに2次元ハフマン符号等により可変長符号化される。このとき、例えば30DCTブロック毎にデータ量が一定になるように量子化ステップが制御される。なお、以下この30DCTブロックを「バッファリングユニット」という。

【0004】 エンコーダ4の出力はフレーミング回路5へ供給され、ここで記録再生のECC（Error Correction Code）の積符号構成の1行となるフレームに構成された後、マルチプレクサ6へ出力される。

【0005】 また、入力オーディオ信号はA/D変換器7によりデジタルオーディオ信号に変換され、インターリープ回路8によりデータの分散処理を受ける。このインターリープ処理は、記録再生時にバーストエラーが発生しても音質への影響を少なくするために行う。

【0006】 さらに、AUXデータ発生器11は、マイクロプロセッサ10の制御によりビデオ付随データ（以下「V AUXデータ」という）及びオーディオ付随データ（以下「AAUXデータ」という）を生成し、マルチプレクサ6へ供給する。なお、ここで、V AUXデータとしては、例えばビデオ信号のフォーマット（NTSC方式、PAL方式等）、ビデオ信号の録画日時、ビデオ信号の著作権情報があり、AAUXデータとしては、例えば音声信号のフォーマット（2チャンネル、4チャンネル等）、音声信号の記録日時、音声信号の著作権情報がある。

【0007】 そして、サブコード発生器13は、マイクロプロセッサ10の制御によりサブコードを発生してマルチプレクサ6へ供給する。なお、サブコードは主として高速サーチ用のデータである。

【0008】 マルチプレクサ6の出力はデシャフリング回路14へ供給され、ここでビデオフレームは、フレームメモリに書き込まれ、読み出す時に画面上の近接したDCTブロックが磁気テープ上の近接した位置に記録されるように並べ換えられる。デシャフリング回路14から出力されたビデオフレーム、オーディオフレーム及びサブコードは、パリティ発生器15でパリティが付加され、チャンネルエンコーダ16により磁気記録再生に適した記録変調処理が行われ、さらにシリアルの記録データに変換されて、図示しない磁気テープに記録される。

【0009】 図9は磁気テープの記録パターンの1例を示す。このように、オーディオ、ビデオ及びサブコードが、各トラックの異なる領域に記録される。そして、525/60システムの場合、1フレームのビデオ信号が10本のトラックに分割して記録される。

【0010】 図10はオーディオフレームの構成を示す。この図の(1)に示すように、オーディオフレーム

は、72バイトのオーディオデータの前に5バイトのAUXデータを付加して77バイトのブロックデータを形成し、これを垂直に9個積み重ね、8バイトの水平パリティC1と5ブロック分に相当する垂直パリティC2を付加する。このようにパリティの付加されたデータは、パリティ発生器15からブロック単位で読み出され、3バイトのIDと2バイトのSYNCが付加されて、この図の(2)に示すような1シンクブロックの長さが90バイトのフォーマットに形成され、磁気テープに記録される。なお、図8においてID及びSYNCを付加するための回路は図示を省略した。

【0011】次に、図11はビデオフレームの構成を示す。この図の(1)～(3)に示すように、ビデオフレームは76バイトのビデオデータ+1バイトの量子化データ(Q)又は77バイトのVAUXデータによりブロックデータを形成する。そして、VAUXデータを上端の2ブロックと下端の1ブロックとし、その間に135ブロックのビデオデータ+量子化データを配置する。さらに、これらのデータに対して8バイトの水平パリティC1及びブロック11個分に相当する垂直パリティC2が付加される。

【0012】そして、このようにパリティが付加された信号は各ブロック単位でパリティ発生器15から読み出されて各ブロックの先頭側に3バイトのID信号を付加され、さらに、2バイトのSYNC信号が付加される。これにより、ビデオデータのブロックについては図11の(2)に示されるようなデータ量90バイトの1シンクブロックの信号が形成され、また、VAUXデータのブロックについては同図の(3)に示されるような1シンクブロックの信号が形成される。この1シンクブロック毎の信号が順次テープに記録される。

【0013】次に、図12は1シンクブロックのサブコードの構成を示す。1シンクブロックのサブコードは12バイトのデータ長を持つ。そして、5バイトのデータを記録するデータ部が設けられ、その前に3バイトのIDと2バイトのSYNCが付加されている。また、この5バイトのデータを保護するパリティとしては2バイトの水平パリティC1のみが用いられ、垂直パリティは使用されない。そして、1トラック当たり12シンクブロックのサブコードが記録される。

【0014】図13はこのように記録されたデータを再生する回路のブロック図である。この図において、磁気テープから再生されたデータは、チャンネルデコーダ25によりシリアル/パラレル変換及び記録変調の復調が行われ、TBC26により時間軸補正が行われた後、エラー訂正回路27により、エラー訂正処理が行われる。ここでエラーが多くて訂正しきれなかった場合は、エラーフラグを付加する。

【0015】エラー訂正回路27の出力はシャフリング回路28へ供給され、ここでフレームメモリに書き込ま

れ、読み出す時に記録側のデシャフリング処理の前の状態に並べ換えられ、バッファリングユニットに再構成される。この時、エラーフラグが付加されたシンクブロックのデータはフレームメモリに書き込まずに、フレームメモリに残っている前のフレームのデータで置き換えることにより、修整(コンシール)する。

【0016】シャフリング回路28の出力は、デマルチプレクサ29において、ビデオ、オーディオ、サブコード及びAUXデータに分けられ、それぞれ、デフレーミング回路30、デインターリーブ回路35、サブコードデコーダ37及びAUXデータデコーダ24へ送られる。

【0017】デフレーミング回路30へ送られたビデオデータは、ここで可変長符号のワード単位に分解され、デコーダ31により可変長符号の復号化と逆量子化を施され、逆DCT回路32により逆離散コサイン変換されて、デブロッキング・デシャフリング回路33へ供給される。そして、ここでフレームメモリを用いて並べ換えられ、デジタルコンポーネントビデオ信号となってD/A変換器34へ送られ、ここでアナログコンポーネントビデオ信号に変換されて出力される。

【0018】また、デインターリーブ回路35へ送られたオーディオデータは、ここで記録側のインターリーブ処理の逆の処理を受け、D/A変換器36によりアナログオーディオ信号に変換されて出力される。

【0019】そして、サブコードデコーダ37の出力及びAAUXデータデコーダ24の出力は、ともにマイクロプロセッサ10へ送られ、装置の動作制御等に用いられる。

【0020】以上のように記録再生を行うVTRにおいて、デジタルダビングを目的としたデジタルインターフェイス(以下「デジタルI/F」という)を設ける場合、図14及び図15のように構成することが考えられている。

【0021】すなわち、再生側では、図14に示すように、シャフリング回路28で並べ換えたバッファリングユニット単位のデータをパケット化回路17へ供給し、ここでデジタルI/Fに適した大きさのパケットとし、パリティ発生器18により通信エラー検出用のパリティを付加し、さらにドライバ19によりツイストペア等のデジタルI/Fケーブルに適した形態にチャンネルコーディングされ、シリアルデータに変換されて、デジタルI/Fケーブルへ送出される。

【0022】このようにシャフリング回路28の出力を伝送することで、再生時に起きた訂正不能のエラーをシャフリング回路28で修整してから伝送することが可能となる。

【0023】また、記録側では、図15に示すように、デジタルI/Fケーブルを介して受信したデータをサーバ21によりパラレルデータに変換すると共にチャ

ンネルデコーディングし、エラー検出回路22によりパケット単位のエラー検出を行い、エラーフラグを付加してパケット分解回路23へ送る。パケット分解回路23は入力されたパケットをシンクブロック単位のデータに戻し、マルチプレクサ6及びデマルチプレクサ29へ送る。

【0024】マルチプレクサ6に入力されたデータはデシャフリング回路14により磁気テープに記録する順に並べ換えられ、通常の記録時と同様に磁気テープに記録される。以上のように構成することで、ディジタルダビングを行うことができる。

【0025】

【発明が解決しようとする課題】ディジタルソフトテープ及びアナログソフトテープには、著作権者がコピーを禁止したり、コピー回数を制限したりできるように、SCMSコードを記録することが考えられている。これにより、図16(a)～(c)に示すようなダビングを行うことができる。すなわち、(a)に示すように、著作権があるオリジナルテープからはコピーができる、(b)に示すように、コピーされたテープからはさらにコピーを行うことはできない(図16(b))。また、(c)に示すように、オリジナルテープから2台の記録機で同時に記録することはできる。なお、この図の(c)の中央に記載されている記録機は、再生機からディジタルI/Fを介して入力されたディジタル信号を記録すると共に、記録再生系を通さずにディジタルI/Fを介して他の記録機へ出力する機能を持っている。

【0026】この機能を実現するため、例えば前記したディジタルVTRにおいては、オーディオ信号に対しては、図17の(1)に示すように、AAUXデータの1種であるAAUX SOURCE CONTROLデータのPC1の上位2ビットにSCMSコードを入れ、ビデオ信号に対しては、図17の(2)に示すように、VAUXデータの1種であるVAUX SOURCE CONTROLデータのPC1の上位2ビットにSCMSコードを入れている。

【0027】そして、AUXデータにSCMSコードが入れられたディジタルソフトテープを再生してダビングを行う場合、図15に示した再生側のVTRはディジタルソフトテープから再生したディジタル信号をパケット化し、ディジタルI/Fケーブルを介して記録側のVTRへ送信する。図15に示す記録側のVTRは、デマルチプレクサ29により分離したAUXデータをAUXデータデコーダ24で読み出し、マイクロプロセッサ10が著作権ビット(上位ビット)とオリジナルビット(下位ビット)を見て、コピー可能であるかどうかを判断した後、新しい著作権ビットとオリジナルビットを持ったSCMSコードを生成し、AUXデータ発生器11がこのSCMSコードを入れたAUXデータを生成する。このAUXデータは、マルチプレクサ6において、パケッ

ト分解回路23から出力されるビデオデータ及びオーディオデータに合成され、磁気テープに記録される。

【0028】また、アナログダビングにおいては、ビデオ信号の垂直プランキング期間に著作権情報を入れることが検討されている。この場合、図18に示すように、垂直プランキング信号デコーダ9によりビデオ信号の垂直プランキング期間に挿入れている著作権情報を読み出し、マイクロプロセッサ10が著作権ビットとオリジナルビットを見て、コピー可能であるかどうかを判断した後、新しい著作権ビットとオリジナルビットを持ったSCMSコードを生成し、AUXデータ発生器11がこのSCMSコードを入れたAUXデータを生成する。そして、マルチプレクサ6において、フレーミング回路5から出力されるビデオデータ及びインターリーブ回路8から出力されるオーディオデータに合成され、磁気テープに記録される。

【0029】ここで、アナログダビングにおいて、記録と同時にディジタル出力する場合を考えると、アナログ入力がオリジナルであったとき、テープ上にはオリジナルフラグを下げて記録することになる。ところが、図18のような構成ではオリジナルフラグの立っていないディジタル信号が出力されるため、図16の(c)に示す方法でダビングを行うことはできない。すなわち、図16(c)において、著作権のあるオリジナルのアナログソフトテープを再生し、この図の中央の記録機でディジタル記録と共にディジタル出力をすると、著作権のあるコピーのディジタルテープを作成できるが、この記録機の出力を他の記録機で記録することはできなくなる。

【0030】本発明はこのような問題点を解決するためになされたものであって、記録と同時に出力する場合に、記録する信号と出力する信号とに異なる著作権情報を載せるように構成したものである。

【0031】

【課題を解決するための手段】前記課題を解決するためには、本発明は、高能率符号化されたビデオ信号等のディジタル信号を記録する装置において、記録するディジタル信号に第1の著作権情報を付加し、出力するアナログ信号又はディジタル信号に該第1の著作権情報と異なる第2の著作権情報を付加することを特徴とするものである。

【0032】例えば、入力アナログ信号をディジタル信号に変換して記録すると共に入力アナログ信号をディジタル信号に変換して出力する場合には、この入力アナログ信号に付加されている著作権情報を基に、記録するディジタル信号に付加する第1の著作権情報を生成する手段と、この入力アナログ信号に付加されている著作権情報を基に、出力するディジタル信号に付加する第2の著作権情報を生成する手段とを設ける。

【0033】また、入力アナログ信号をディジタル信号に変換して記録すると共に該アナログ信号をディジタル

信号に変換して出力する場合に、記録するディジタル信号の付随データに第1の著作権情報を入れると共に出力するディジタル信号の付隨データに第1の著作権情報を入れ、さらに出力するディジタル信号のヘッダーに第2の著作権情報を入れるように構成してもよい。

【0034】そして、入力ディジタル信号を記録すると共に該ディジタル信号をアナログ信号に変換して出力する場合には、このディジタル信号に付加されている著作権情報を基に第1の著作権情報を生成する手段と、このディジタル信号に付加されている著作権情報を基に第2の著作権情報を生成する手段とを設ける。

【0035】

【作用】本発明によれば、記録するディジタル信号と出力するアナログ又はディジタル信号に異なる著作権情報を付加するので、ディジタル記録装置が、アナログ入力—ディジタル記録とアナログ入力—ディジタル出力とを同時に行う場合、及びディジタル入力—ディジタル記録とディジタル入力—アナログ出力とを同時に行う場合に、このディジタル記録装置でダビングしながら、この記録装置が出力した信号を他の記録装置で同時にダビングすることができる。

【0036】

【実施例】以下本発の実施例について、図面を参照しながら詳細に説明する。

(第1実施例) 図1はアナログ入力—ディジタル記録と同時にディジタル出力する側の回路構成を示すブロック図であり、図2はディジタル入力—ディジタル記録をする側の回路構成を示すブロック図である。

【0037】本実施例の特徴は記録用とディジタル出力用のそれぞれにAUXデータ発生器を設けた点が特徴である。すなわち、AUXデータ発生器11は記録するビデオデータ及びオーディオデータに付加するV AUXデータ及びAAUXデータを生成し、AUXデータ発生器12はディジタルI/Fケーブルへ出力するビデオデータ及びオーディオデータに付加するV AUXデータ及びAAUXデータを生成する。

【0038】次に、これらの図を参照しながらアナログ入力記録時の動作を説明するが、従来技術と同一の名称及び番号が付してある回路ブロックは、構成及び動作が従来技術と同一なので、本実施例の説明に必要な部分以外の説明は省略する。

【0039】入力されたアナログビデオ信号の垂直ブランкиング期間に挿入されている著作権情報は垂直ブランкиング信号デコーダ9により読み出され、マイクロプロセッサ10へ送られる。マイクロプロセッサ10は著作権ビットとオリジナルビットを見て、コピー可能であるかどうかを判断した後、新しい著作権ビットとオリジナルビットを持ったSCMSコードを生成してAUXデータ発生器11へ出力し、元のSCMSコードを生成してAUXデータ発生器12へ出力する。

10 (5) 8

【0040】AUXデータ発生器11は記録するビデオデータ及びオーディオデータに付加するV AUXデータ及びAAUXデータに新しいSCMSコードを入れて、マルチプレクサ6へ出力する。また、AUXデータ発生器12はディジタルI/Fケーブルへ出力するビデオデータ及びオーディオデータに付加するV AUXデータ及びAAUXデータに元のSCMSコードを入れて、マルチプレクサ6へ出力する。

10 10 【0041】マルチプレクサ6はAUXデータ発生器11が生成したAUXデータを付加したビデオデータ及びオーディオデータと、AUXデータ発生器12が生成したAUXデータを付加したビデオデータ及びオーディオデータとを生成し、前者をデシャフリング回路14へ出力し、後者をパケット化回路17へ出力する。

10 20 【0042】図2に示す記録側の回路は、デマルチプレクサ29から送られるAUXデータをAUXデータデコーダ24で読み出し、マイクロプロセッサ10が著作権ビットとオリジナルビットを見て、コピー可能であるかどうかを判断した後、新しい著作権ビットとオリジナルビットを持ったSCMSコードを生成し、AUXデータ発生器11がこのSCMSコードを入れたAUXデータを生成する。このAUXデータは、マルチプレクサ6において、パケット分解回路23から出力されるビデオデータ及びオーディオデータに合成され、磁気テープに記録される。したがって、本実施例によれば、図16の(c)に示したダビングが可能になる。

10 30 【0043】(第2実施例)図3～図6はディジタルI/Fケーブルを介してビデオデータ等を伝送するときに、ヘッダーパケットを設け、ここに著作権情報を入れるようとした実施例である。

10 40 【0044】ここで、図3はアナログ入力—ディジタル記録と同時にディジタル出力する側の回路であり、図4はディジタルI/Fを介して伝送される1トラック分のデータであり、図5はヘッダーのフォーマットであり、図6はディジタル入力—ディジタル記録を行う側の回路である。

10 45 【0045】以下これらの図を参照しながら説明するが、図1と同一の名称及び番号が付してある回路ブロックは、構成及び動作が図1と同一なので、本実施例の説明に必要な部分以外の説明は省略する。

10 50 【0046】図3において、マルチプレクサ6は図4に示す1トラック分のブロックデータの内、ヘッダーH₀を除くブロックデータを図4に示すようにS C₀、S C₁、V A₀、V A₁、A₀、V₀、V₁、V₂、…V₁₃₄の順にパケット化回路17へ送る。なお、ここでS C₀、S C₁にはそれぞれ6シンクブロック分のサブコードデータが入っており、その他のブロックには1シンクブロック分のデータが入っている。

【0047】パケット化回路17は1トラック分のブロックデータの先頭にヘッダーH₀を付加する。ヘッダー

H_0 は、図5に示すように、第5バイトにオーディオデータのSCMSコードが入っており、第6バイトにビデオデータのSCMSコードが入っている。このヘッダーはテープ上に存在しないので、マイクロプロセッサ10がパケット化回路17に指示することによって生成する。そして、このSCMSコードはAUXデータ発生器11の出力中の新しいSCMSコードではなく、入力ビデオ信号の垂直プランキング期間に挿入されていた元のSCMSコードである。

【0048】このヘッダー H_0 及びブロックデータ $S C_0 \sim V_{134}$ は、パリティ発生器18により通信用のパリティが付加され、ドライバ19によりチャンネルコーディング処理を受け、デジタルI/Fケーブルへ送出される。

【0049】図6に示すデジタル入力-デジタル記録を行うVTRでは、ヘッダー H_0 内のSCMSコードをパケット分解回路23で読み出し、マイクロプロセッサ10へ送る。マイクロプロセッサ10はこのSCMSコードを基に記録用の新しいSCMSコードを生成するよう AUXデータ発生器11に指示する。つまり、受信側では受信したAUXデータ中のSCMSコードは使用せず、ヘッダー H_0 内のSCMSコードを使用する。

【0050】(第3実施例)図7はデジタル入力-デジタル記録と同時にアナログ出力する側の回路構成を示すブロック図である。

【0051】本実施例の特徴は記録するビデオデータ及びオーディオデータに付加するVAXデータ及びAUXデータを入れるSCMSコードとは異なるSCMSコードをアナログ出力するビデオ信号の垂直プランキング期間に挿入する点が特徴である。以下この図7を参照しながら説明する。

【0052】デジタルI/Fケーブルを介して入力された信号はデマルチプレクサ29においてAUXデータが分離され、AUXデータデコーダ24はAUXデータを読み出し、マイクロプロセッサ10が著作権ビットとオリジナルビットを見て、コピー可能であるかどうかを判断した後、新しい著作権ビットとオリジナルビットを持ったSCMSコードを生成する。そして、AUXデータ発生器11がこのSCMSコードを入れたAUXデータを生成する。このAUXデータは、マルチプレクサ6において、パケット分解回路23から出力されるビデオデータ及びオーディオデータに合成され、磁気テープに記録される。

【0053】さらに、マイクロプロセッサ10は垂直プランキング信号発生器38に対して、元のAUXデータに入っていたSCMSコードを生成するように指示する。垂直プランキング信号発生器38は、この指示にしたがってSCMSコードを生成し、D/A変換器34から出力されるビデオ信号の垂直プランキング期間に付加する。

【0054】このようにして垂直プランキング期間にSCMSコードが付加されたビデオ信号は記録側のVTRへ入力される。記録側のVTRの回路構成は図1と同じである。

【0055】なお、前記各実施例では、著作権情報としてSCMSコードを用いた例を説明したが、他の著作権情報を用いてもよい。また、ダビング時に書き換えなければならないのは著作権の有無ではなく世代情報(オリジナル又はコピー、第1世代、第2世代又は第3世代等)なので、世代情報のみを記録、伝送するシステムにも本発明を応用できる。

【0056】

【発明の効果】以上詳細に説明したように、本発明によれば、アナログ入力-デジタル記録とアナログ入力-デジタル出力を同時に行う場合、及びデジタル入力-デジタル記録とデジタル入力-アナログ出力を同時に行う場合に、このデジタル記録装置でダビングしながら、この記録装置が送出した信号を他の記録装置で同時にダビングすることができる。

【図面の簡単な説明】

【図1】本発明の第1実施例においてアナログ入力-デジタル記録と同時にディジタル出力をを行う側の構成を示すブロック図である。

【図2】本発明の第1実施例においてデジタル入力-デジタル記録を行う側の構成を示すブロック図である。

【図3】本発明の第2実施例においてアナログ入力-デジタル記録と同時にディジタル出力をを行う側の構成を示すブロック図である。

【図4】本発明の第2実施例におけるブロックデータの伝送順序を示す図である。

【図5】本発明の第2実施例におけるヘッダーパケットの構成を示す図である。

【図6】本発明の第2実施例においてデジタル入力-デジタル記録を行う側の構成を示すブロック図である。

【図7】本発明の第3実施例においてデジタル入力-デジタル記録と同時にアナログ出力をを行う側の構成を示すブロック図である。

【図8】従来のデジタルVTRの記録回路の構成を示すブロック図である。

【図9】従来のデジタルVTRの記録パターンの1例を示す図である。

【図10】従来のデジタルVTRにおけるオーディオフレームの構成を示す図である。

【図11】従来のデジタルVTRにおけるビデオフレームの構成を示す図である。

【図12】従来のVTRにおける1シンクブロックのサブコードの構成を示す。

【図13】従来のデジタルVTRの再生回路の構成を

示すブロック図である。

【図14】ディジタルダビングを目的としたディジタルI/Fを設けた再生側の回路の構成を示すブロック図である。

【図15】ディジタルダビングを目的としたディジタルI/Fを設けた記録側の回路の構成を示すブロック図である。

【図16】各種ダビング方法の示す図である。

【図17】SCMSコードを入れたAUXデータ及び*

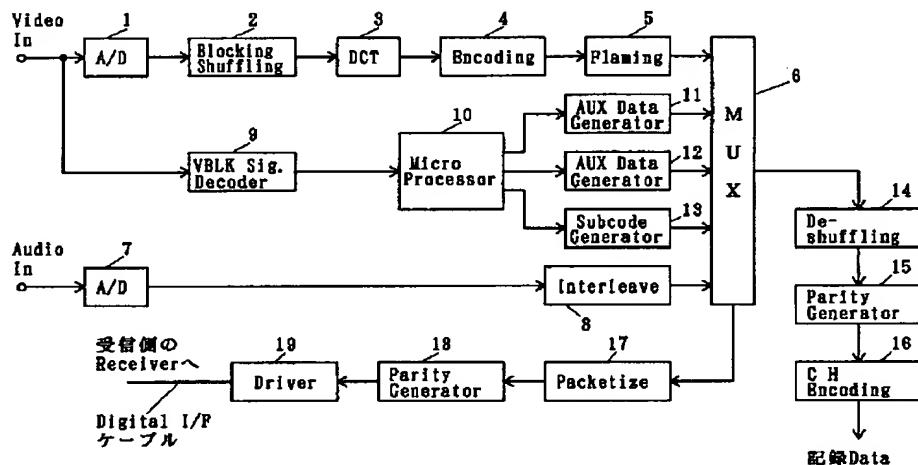
* V A U Xデータを示す図である。

【図18】アナログ入力-デジタル記録と同時にディジタル出力をを行う場合の再生側の回路を示すブロック図である。

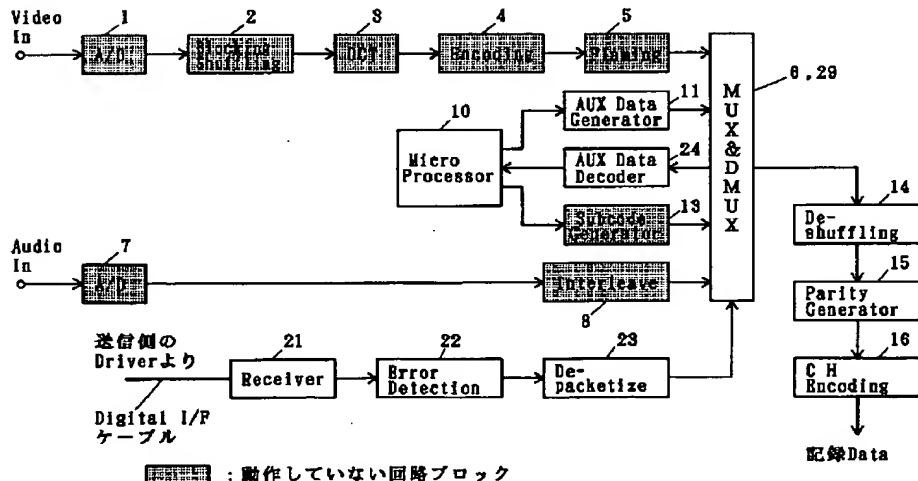
【符号の説明】

9…垂直プランギング信号デコーダ、10…マイクロプロセッサ、11, 12…AUXデータ発生器、17…パケット化回路、24…AUXデータデコーダ

【図1】

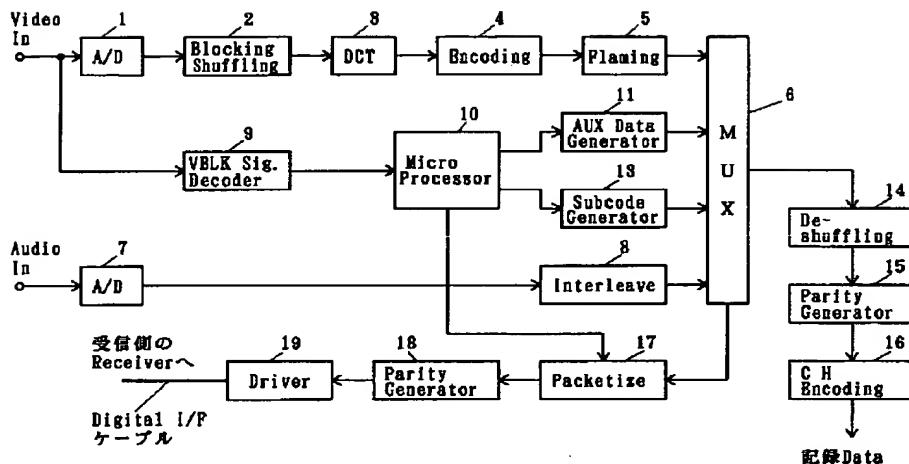


【図2】



:動作していない回路ブロック

【図3】



【図4】

First DIF block
 ↓
 Transmission order →

H ₀	SC ₀	SC ₁	VA _D	VA ₁	VA ₂												
A ₀	V ₀	V ₁	V ₂	V ₃	V ₄	V ₅	V ₆	V ₇	V ₈	V ₉	V ₁₀	V ₁₁	V ₁₂	V ₁₃	V ₁₄		
A ₁	V ₁₅	V ₁₆	V ₁₇	V ₁₈	V ₁₉	V ₂₀	V ₂₁	V ₂₂	V ₂₃	V ₂₄	V ₂₅	V ₂₆	V ₂₇	V ₂₈	V ₂₉		
A ₂	V ₃₀	V ₃₁	V ₃₂	V ₃₃	V ₃₄	V ₃₅	V ₃₆	V ₃₇	V ₃₈	V ₃₉	V ₄₀	V ₄₁	V ₄₂	V ₄₃	V ₄₄		
A ₃	V ₄₅	V ₄₆	V ₄₇	V ₄₈	V ₄₉	V ₅₀	V ₅₁	V ₅₂	V ₅₃	V ₅₄	V ₅₅	V ₅₆	V ₅₇	V ₅₈	V ₅₉		
A ₄	V ₆₀	V ₆₁	V ₆₂	V ₆₃	V ₆₄	V ₆₅	V ₆₆	V ₆₇	V ₆₈	V ₆₉	V ₇₀	V ₇₁	V ₇₂	V ₇₃	V ₇₄		
A ₅	V ₇₅	V ₇₆	V ₇₇	V ₇₈	V ₇₉	V ₈₀	V ₈₁	V ₈₂	V ₈₃	V ₈₄	V ₈₅	V ₈₆	V ₈₇	V ₈₈	V ₈₉		
A ₆	V ₉₀	V ₉₁	V ₉₂	V ₉₃	V ₉₄	V ₉₅	V ₉₆	V ₉₇	V ₉₈	V ₉₉	V ₁₀₀	V ₁₀₁	V ₁₀₂	V ₁₀₃	V ₁₀₄		
A ₇	V ₁₀₅	V ₁₀₆	V ₁₀₇	V ₁₀₈	V ₁₀₉	V ₁₁₀	V ₁₁₁	V ₁₁₂	V ₁₁₃	V ₁₁₄	V ₁₁₅	V ₁₁₆	V ₁₁₇	V ₁₁₈	V ₁₁₉		
A ₈	V ₁₂₀	V ₁₂₁	V ₁₂₂	V ₁₂₃	V ₁₂₄	V ₁₂₅	V ₁₂₆	V ₁₂₇	V ₁₂₈	V ₁₂₉	V ₁₃₀	V ₁₃₁	V ₁₃₂	V ₁₃₃	V ₁₃₄		

H₀ : Header DIF block 0

SC_i : Subcode DIF block i (i=0,1)

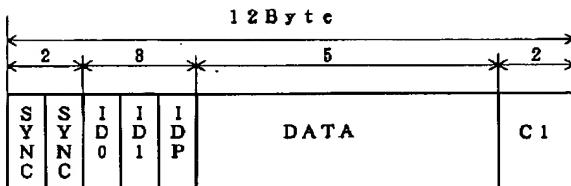
VA_i : VAUX DIF block i (i=0,1,2)

A_i : Audio DIF block i (i=0,...,8)

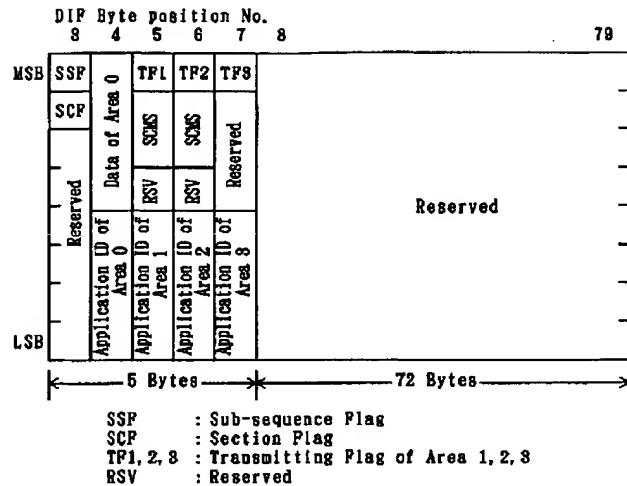
V_i : Video DIF block i (i=0,...,134)

Last DIF block ↑

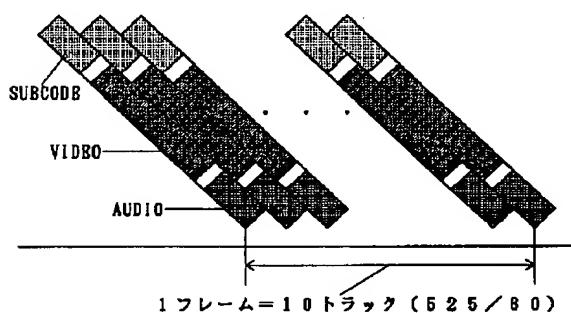
【図12】



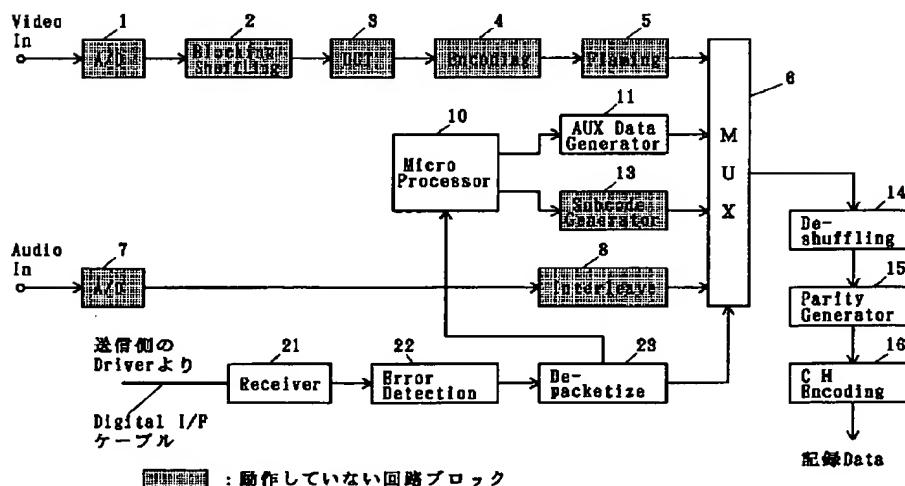
【図5】



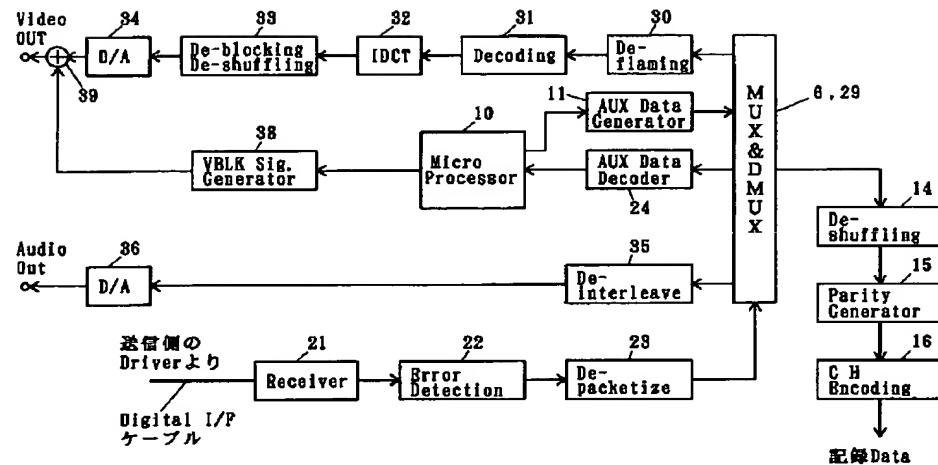
【図9】



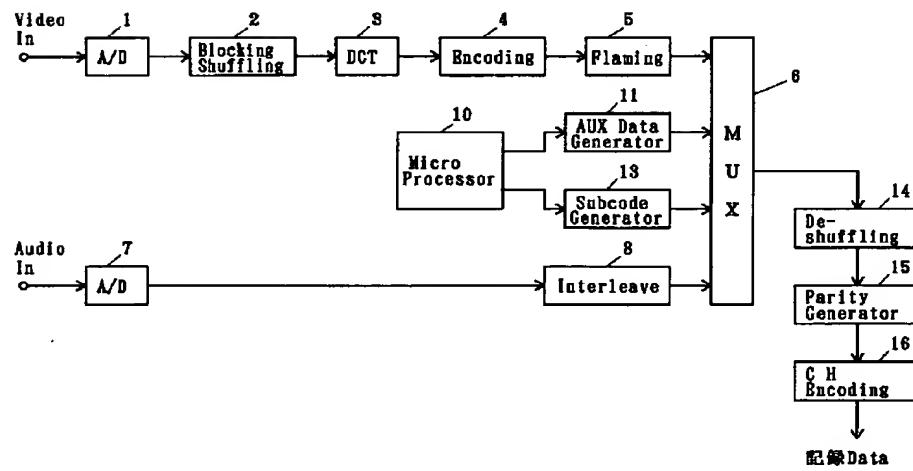
【図6】



【図7】

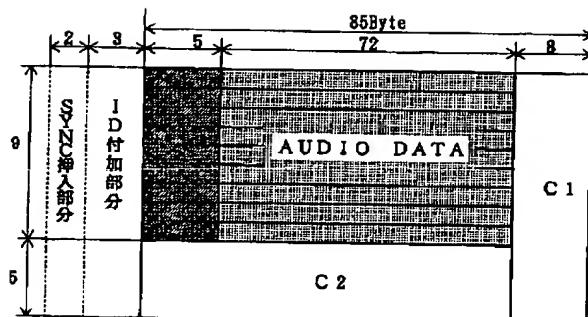


【図8】



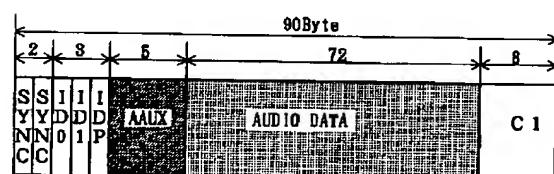
【図10】

(AUDIO)



■ : AAUX

(1)



(2)

【図17】

	MSB	LSB
PC 0	0 1 0 1 0 0 0 1	
PC 1	SCMS	Reserved
PC 2	RBC ST REC END	RBC MODE 1 1 1 1
PC 3	DRF	SPEED
PC 4	1	GBNRB CATEGORY

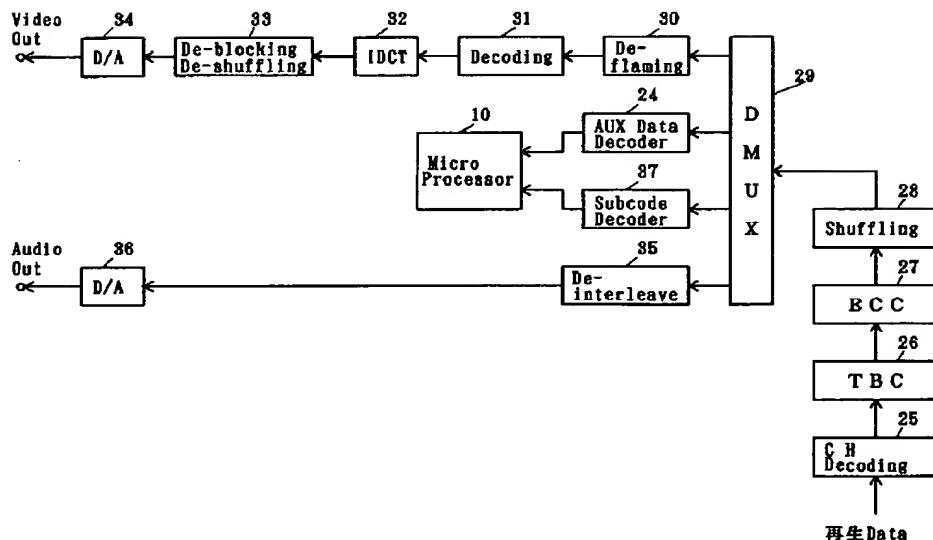
(1) AAUX SOURCE CONTROL

	MSB	LSB
PC 0	0 1 1 0 0 0 0 1	
PC 1	SCMS	Reserved
PC 2	RBC ST 1	RBC MODE 1 DISP
PC 3	FF FS FC IL ST SC	BCSYS
PC 4	1	GBNRB CATEGORY

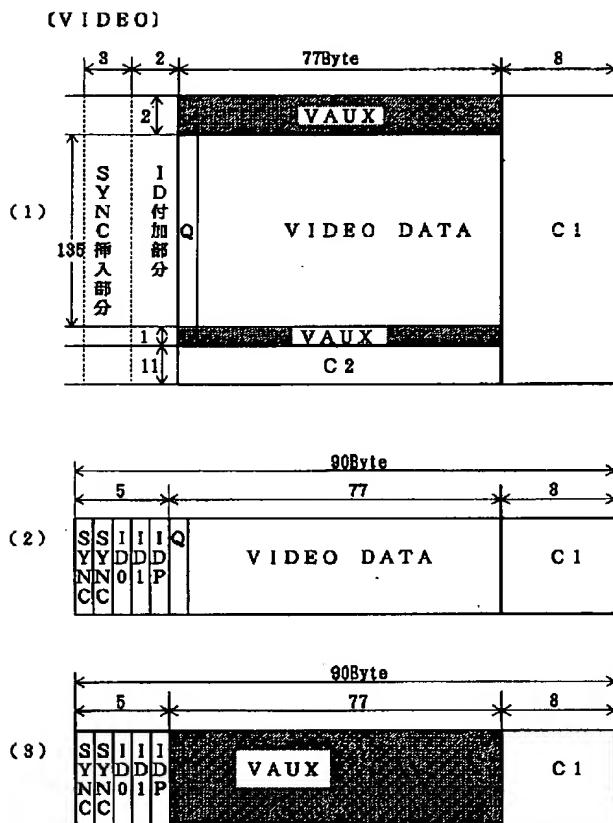
(2) VAUX SOURCE CONTROL

SCMS
 Upper bit: 0=No copy right
 1=Copy right
 Lower bit: 0=Original
 1=Not original

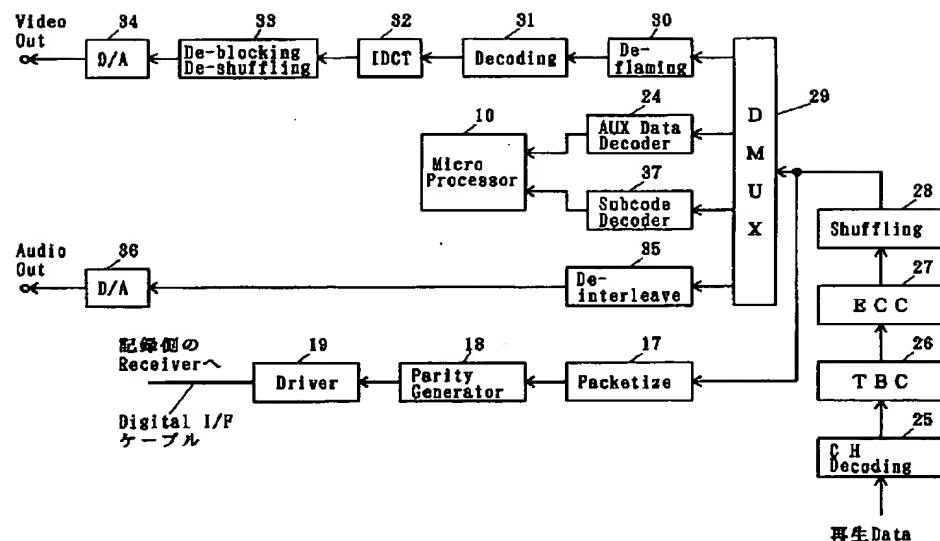
【図13】



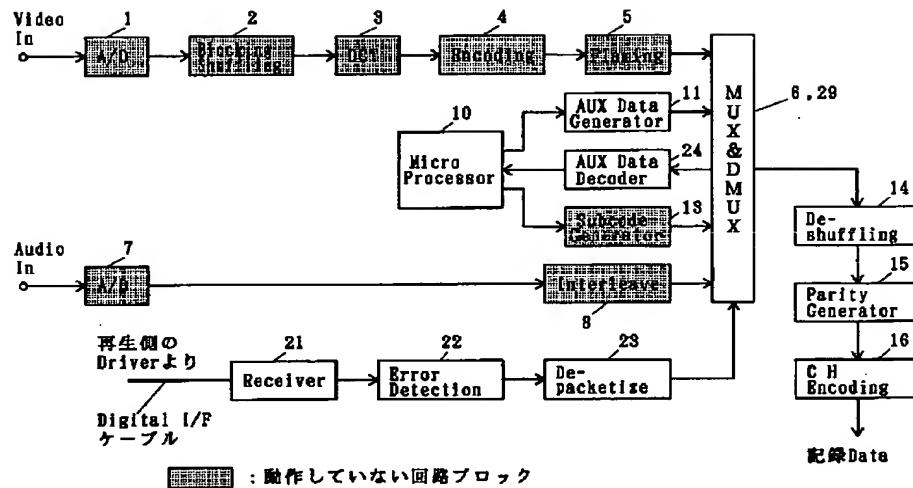
【図11】



【図14】

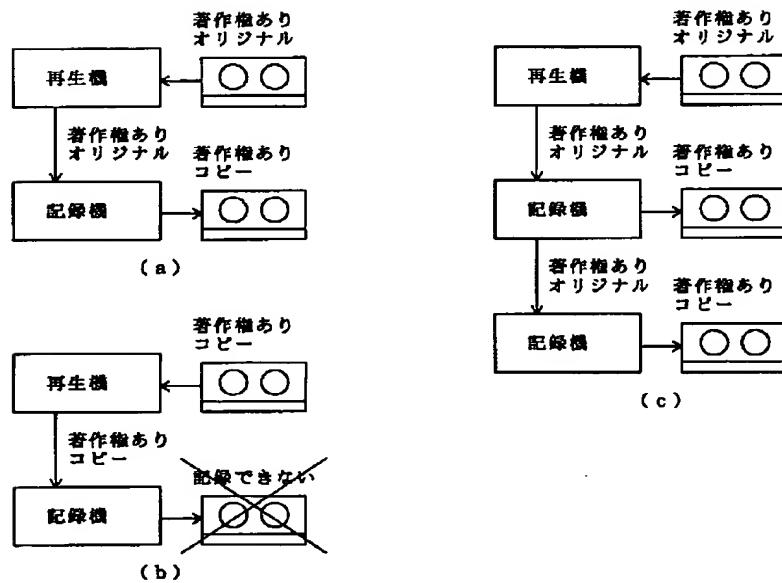


【図15】



■ : 動作していない回路ブロック

【図16】



【図18】

